

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 06-174786

(43)Date of publication of application : 24.06.1994

(51)Int.Cl.

G01R 31/26

H01L 21/66

(21)Application number : 04-352722

(71)Applicant : MITSUBISHI ELECTRIC CORP

(22)Date of filing : 09.12.1992

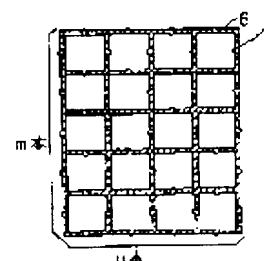
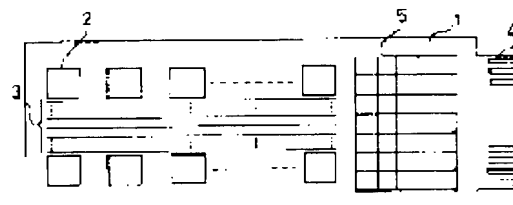
(72)Inventor : FUKUDA KAZUYOSHI
OKAMOTO YASUSHI

(54) BURN-IN BOARD

(57)Abstract:

PURPOSE: To facilitate the modification of wiring by providing a matrix wiring region on a burn-in board thereby interconnecting the wiring from electrodes on a semiconductor device arbitrarily with the wiring from electrodes on the burn-in board.

CONSTITUTION: A matrix wiring regions 5, where (m) lateral wiring patterns and (n) longitudinal wiring patterns are arranged in grid while intersecting perpendicularly each other, is formed on one side of a burn-in board. The (m), (n) wiring patterns are provided with holes 7 wider than the wiring pattern for interconnecting predetermined wiring patterns each other. Wiring patterns on the side to be connected with electrodes of semiconductor device are connected with a wiring pattern 3 of (m) signal lines which is connected with the electrodes of all IC socket 2.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平6-174786

(43) 公開日 平成6年(1994)6月24日

(51) Int. Cl. ⁴	識別記号	庁内整理番号	F I	技術表示箇所
G 0 1 R 31/26	H	9214-2G		
H 0 1 L 21/66	Z	7377-4M		

審査請求 未請求 請求項の数 8 (全 8 頁)

(21) 出願番号 特願平4-352722

(22) 出願日 平成4年(1992)12月9日

(71) 出願人 000006013

三菱電機株式会社

東京都千代田区丸の内二丁目2番3号

(72) 発明者 福田 和良

兵庫県伊丹市瑞原4丁目1番地 三菱電機株式会社北伊丹製作所内

(72) 発明者 岡本 泰

兵庫県伊丹市瑞原4丁目1番地 三菱電機株式会社北伊丹製作所内

(74) 代理人 弁理士 早瀬 豊一

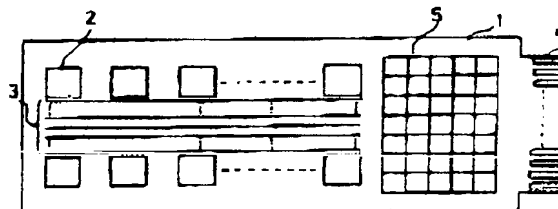
(54) 【発明の名称】 パーンインボード

(57) 【要約】

【目的】 パーンインボードにマトリクス状配線領域を形成し、パーンインボード上の結線および配線の変更を容易にする。

【構成】 図1に示すように、従来のパーンインボード上にマトリクス状配線パターンを形成する。これは、半導体装置の端子とパーンインボードの電極を結線するための配線パターンである。結線はプリント基板の穴にジャンパー線、抵抗等を用いて行う。

【効果】 ピン数、ピン配列、パッケージの違う複数品種の半導体装置に対して利用でき、パーンインボードの標準化、パーンインボード製造工期、費用低減の効果があ



- 1 : プリント基板
- 2 : 半導体装置ソケット (ICソケットの端子 mコ)
- 3 : 配線
- 4 : パーンインボードの電極 (nコ)
- 5 : マトリクス状配線領域 (m x n)

(2)

特開平6-174786

1

2

【特許請求の範囲】

【請求項1】 プリント基板上に半導体装置を搭載するための半導体装置固定治具と、搭載された半導体装置に電気的信号を与えるための電極及び配線を有する、半導体の高温動作試験を行うためのバーンインボードにおいて、

該バーンインボード上に設けられ、上記搭載された半導体装置の電極に接続される配線パターンと、該バーンインボードの入出力用の電極に接続された配線パターンとが相互に交差するようマトリクス状に設けられてなるマトリクス状配線領域と、

該マトリクス状配線領域において、上記半導体装置の電極に接続される配線パターンと、上記バーンインボードの入出力用電極に接続された配線パターンとを任意に結線できる接続手段とを備えたことを特徴とするバーンインボード。

【請求項2】 請求項1記載のバーンインボードにおいて、

上記マトリクス状配線領域の上記半導体装置の電極に接続される配線パターンに接続された信号線の配線パターンを備え、

該信号線の配線パターンは、複数設けられた上記半導体装置固定治具のすべての各電極に接続されていることを特徴とするバーンインボード。

【請求項3】 請求項1または2に記載のバーンインボードにおいて、

上記マトリクス状配線領域は、上記半導体装置の電極に接続される配線パターンと、これと直交して配置される上記バーンインボードの入出力用電極に接続された配線パターンとを、上記プリント基板の相異なる2つの面に有し、かつ、上記プリント基板を透視的に見て、上記半導体装置の電極に接続される配線パターンと、上記バーンインボードの電極に接続された配線パターンとが交差する点に、接続に使用することのできる穴を有するものであることを特徴とするバーンインボード。

【請求項4】 請求項1ないし3のいずれかに記載のバーンインボードにおいて、

上記バーンインボードの電極から上記半導体装置の電極に至る配線のうち、電極配線の幅を、他の信号配線の幅よりも太く配線してなることを特徴とするバーンインボード。

【請求項5】 請求項1ないし4のいずれかに記載のバーンインボードにおいて、

上記搭載された半導体装置の電極を、ジャンパー線等のワイヤを用いて直接開放状態、接地状態、電源に接続された状態の任意の状態にできるよう、上記半導体装置固定治具の近傍の上記プリント基板上に、電極配線、及びグランド配線を備えたことを特徴とするバーンインボード。

【請求項6】 請求項2に記載のバーンインボードにお

いて、

上記信号線の配線パターンと、上記各半導体装置固定治具の電極との間に、該信号線のパターンと各半導体装置固定治具の電極とを任意に接続するよう、各半導体装置固定治具の近傍にて、上記各半導体装置固定治具の電極に接続される配線パターンと、上記各信号線の配線パターンに接続される配線パターンとが相互に交差するようマトリクス状に設けられてなる第2の複数のマトリクス状配線領域をさらに備えたことを特徴とするバーンインボード。

【請求項7】 請求項1に記載のバーンインボードにおいて、

上記マトリクス状配線領域は、各m本の電極を有する1個の半導体装置固定治具の計(1×m)本(1、mは2以上の整数)の電極に接続される配線パターンと、バーンインボードの入出力用の電極に接続されるn本の配線パターンとが相互に交差するようマトリクス状に設けられてなる第3の複数のマトリクス状配線領域であることを特徴とするバーンインボード。

【請求項8】 請求項1ないし7のいずれかに記載のバーンインボードにおいて、

上記半導体装置固定治具は、該半導体装置固定治具に直接搭載できる半導体装置と異なる品種の半導体装置を搭載するための差込ソケットを備えたことを特徴とするバーンインボード。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 この発明はバーンインボードに関し、特に半導体装置の高温動作試験に用いるバーンインボードに関するものである。

【0002】

【従来の技術】 一般に、半導体装置（以下、ICと称す）には、加熱、加湿、加圧等、様々な信頼性試験が行われる。これら信頼性試験の中に、ICに電圧を供給してICを動作させた状態で、ICを高温槽に数千時間保存し、その信頼性の評価を行う高温動作試験、いわゆるバーンイン試験がある。バーンインボードはこのバーンイン試験に用いる半導体信頼性試験治具である。

【0003】 図9は従来のバーンインボードを示し、図10は従来のバーンインボードの作製のための工程フローチャートを示す。図9において、1はプリント基板、2は半導体装置固定治具（以下、ICソケットと称す）、4はバーンインボードに外部から電気信号を与えるための電極、3は半導体装置固定治具2と電極4とを接続するためプリント基板1上に形成された配線である。

【0004】 図10に示すように、従来のバーンインボードの製作においては、信頼性試験を行う半導体装置（以下、ICと称す）に合わせて、該バーンインボードを回路設計したのち、プリント基板設計工程A、プリン

(3)

特開平6-174786

ト基板製作工程B、プリント基板安装工程C、及びパー
ンインボード検査工程Dを経ることにより、パーンイン
ボードの作製を完了することができる。ここで、プリン
ト基板設計工程Aは、回路パターン設計、CAD入力、
plot図チェック、の各ステップ、及びCAD修正、
のフィードバックステップからなる。また、プリント基
板製作工程Bは、プリント基板製作、の各ステップ、及
び上記最初の回路設計の後の、部品手配、のステップを
含めて、プリント基板目視検査、のステップからなる。
また、上記プリント基板安装工程Cは、ソケット、抵抗、
コンデンサ、ジャンパー線等の部品手配、リフロ
ーハンダ付、ハンダ修正、実装目視検査、の各ステッ
プ、及びハンダ修正、のステップの順に戻る、修正、の
フィードバックステップからなる。また、パーンインボ
ード検査工程Dは、パーンインボードの完成品の、完成
品全数導通検査、サンプルICによる電源電流入・出力
波形検査、のステップからなり、これによりパーンイン
ボードの製作工程を終了する。

【0005】

【発明が解決しようとする課題】一般的に半導体装置は
個々の品種で、そのピン数、ピン配列、及びパッケージ
が異なる。従って、従来のパーンインボードの製作にあ
たっては、被検査半導体装置の個々の品種に合わせて、
該半導体装置の電極と、パーンインボードの電極とを結
ぶ配線パターンを設けなければならず、プリント基板の
回路パターン等をすべて個々の品種別に設計する必要が
あり、このため図10の製作フローの全体を個々の品種
別に最初から行わなければならなかった。このように、
パーンインボードの製作は非常に煩雑であるとともに、パ
ーンインボードを他の半導体装置の試験に転用しようと
しても配線の変更によりこれを行うことは非常に困難で
あるという問題点があった。

【0006】この発明は上記のような問題点を解消する
ためになされたもので、ピン数、ピン配列、パッケージ
の異なる装置品種の半導体装置の無損試験に利用する
ことのできるパーンインボードを得ることを目的とし、
かつ該パーンインボードの標準化を行うことでパーン
インボード製造期間の短縮、費用の低減を図ることので
きるパーンインボードを提供することを目的としている。

【0007】

【課題を解決するための手段】この発明に係るパーン
インボードは、搭載された半導体装置の電極に接続される
配線パターンと、パーンインボードの入出力用の電極に
接続された配線パターンとが交差するようマトリクス状
に設けられてなるマトリクス状配線領域を設け、その各
配線パターン間の結線を任意に行って半導体装置の電極
と、パーンインボードの電極とを任意に接続できるよう
にしたものである。

【0008】またこの発明は、上記マトリクス状配線領
域の上記半導体装置の電極に接続される側の配線パター

ンに接続された信号線の配線パターンを設け、該信号線
の配線パターンは、複数設けられたICソケットのすべ
ての電極に接続したものである。

【0009】またこの発明は、上記マトリクス状配線領
域を、半導体装置の電極に接続される配線パターンと、
これと直交する上記パーンインボードの電極に接続され
た配線パターンとを上記プリント基板の相異なる2つの
面に有し、上記プリント基板を透視的に見て、上記半導
体装置の電極に接続される配線パターンと、上記パー
ンインボードの電極に接続された配線パターンとの交差す
る点に、接続に使用することのできる穴を有するものと
したものである。

【0010】またこの発明は、上記パーンインボードの
電極から上記半導体装置の電極に至る配線のうち、電源
配線の幅を、他の信号配線の幅よりも太く配線してなる
ものである。

【0011】またこの発明は、上記搭載された半導体装
置の電極を、ジャンパー線等のワイヤを用いて開放状
態、接地状態、電源に接続された状態の任意の状態にで
きるよう、上記半導体装置固定治具の近傍の上記プリン
ト基板上に、電源配線、及びグランド配線を備えたもの
である。

【0012】またこの発明は、上記信号線の配線パター
ンと、上記各ICソケットの電極との間に、該信号線の
パターンと各ICソケットの電極とを任意に接続するよ
う、各ICソケットの近傍に、第2の複数のマトリクス
状配線領域をさらに備えたものである。

【0013】

【作用】この発明におけるパーンインボードは、プリン
ト基板上に形成したマトリクス状配線領域で、ICの電
極からの配線と、パーンインボードの電極からの配線と
の接続を行うため、マトリクス状配線領域の配線接続の
選択の仕方によってプリント基板上の配線の変更を容易
に行うことができる。従って、パーンインボードの標準
化を行うことにより、大幅なパーンインボード製造期間
の短縮、費用の低減を達成できる。

【0014】また、上記マトリクス状配線領域におい
て、電流電圧測定装置や波形測定装置を用いることによ
り、個々のICの電源電流や、ICの入、出力波形の検
査を容易に行うことができる。

【0015】

【実施例】

実施例1. 図1はこの発明の一実施例によるパーンイン
ボードを示し、図において、1はパーンインボード本体
のプリント基板、2は半導体装置を搭載するICソケッ
ト、3はプリント基板1上の信号線の配線パターン、4
は外端と信号の入出力を行うためのパーンインボードの
入出力用の電極、5はプリント基板1上に形成したマト
リクス状配線領域である。上記ICソケット2の端子の
数をm個（ICの端子の数も同じ）、パーンインボード

(4)

特開平6-174786

6

の電源端子、入・出力端子の数、即ち入出力用電極の数を n 個とすると、このマトリクス状配線領域5は、 m 本の配線パターンと、 n 本の配線パターンとが相互に直交するよう格子状に配置されて構成されている。以下にマトリクス状配線領域5について詳しく説明する。

【0016】図2は本実施例1の図1のマトリクス状配線領域5を示す拡大例であり、図2において、6はマトリクス状配線パターン、7はプリント基板1上に形成した結線のための穴である。

【0017】図2に示すマトリクス状配線領域において、マトリクス状配線パターン6は、ICの電極に接続される図中縦方向に走る m 本の配線パターン6aと、該パーインボードの入出力用電極4に接続された図中横方向に走る n 本の配線パターン6bとが相互に直交してマトリクス状に設けられ、これがパーインボードの片面に形成されている。そして、上記各配線パターン6a、6bには、該縦方向、横方向の配線パターン6a、6bの所要の同士を相互に接続することができるよう、該配線パターンより幅の大きい穴7を形成している。

【0018】そして、本実施例においては、上記マトリクス状配線領域の半導体装置の電極に接続される側の配線パターンは m 本の番号線の配線パターン3に接続され、該番号線の配線パターン3は、電数あるすべてのICソケット2の電極が接続されている。

【0019】図5は、図2に示したマトリクス状配線パターン6における結線方法を示し、図5において、12は結線のためのジャンパー配線又は抵抗等である。図5での結線では、IC側の第1端子(1, 2, ..., m のうちの1)と、パーインボード側の第1端子(1, 2, ..., n のうちの1)とがジャンパー線12により接続されている。このように、ジャンパー線12を各配線6a、6bに設けた穴7間にどのように設けるかにより、各配線間の接続を変えることができる。

【0020】このように本実施例1においては、複数のICソケット2の各々に被試験ICを搭載し、パーインボードの電極を、所要の装置に接続することにより、パーインテストを行うことができ、所要時間のテストの結果、被試験IC中に不良のICがあるか否かを知ることができる。またこの際、パーインボードのプリント基板上に設けたマトリクス状配線領域5における配線間の接続を、試験の対象となる半導体装置のピン数、ピン配列、パッケージ等の品種に応じて上記ジャンパー線12を設ける位置を変えることにより、変更することができ、同一のパーインボードを複数品種の半導体装置の試験に利用することができる。従って、図10の作製フローにおけるプリント基板製作工程までの工程を各種のパーインボードにつき、同一とすることができ、このようなパーインボードの標準化を行うことにより、パーインボード製造期間の短縮、費用の低減を大幅に

6

達成することができる。

【0021】実施例2、図3は本発明の第2の実施例によるパーインボードにおけるマトリクス状配線領域を示し、図4はその構造をより詳細に示す図であり、図6は該マトリクス状配線領域における結線例と結線方法を示す図である。

【0022】図3において、6はマトリクス状配線パターン、7は該マトリクス状配線パターンに設けたその配線幅より大きい径の穴、8は表面配線、9は裏面配線である。図3に示される本実施例2のマトリクス状配線領域は、プリント基板1の片面にマトリクス状配線のIC側に接続される m 本の表面配線8を形成し、上記プリント基板のもう一方の面に上記表面配線8と直交する、パーインボードの電極側に接続される n 本の裏面配線9を形成し、該両面の配線の交点となる位置に、該両配線8、9を貫通する穴7を形成したものである。

【0023】図4(a)、(b)、(c)は図3のマトリクス状配線パターンの構造をより詳細に説明するための基板1の表面、裏面を示す図、及び基板1の断面図であり、図4(a)において、8は表面配線、7は穴であり、図4(b)において、9は裏面配線、7は穴であり、図4(c)において、1はプリント基板、10はその表面、11は裏面である。

【0024】また図6は、図4に示すマトリクス状配線パターンにおける結線例と結線方法を示し、図6(a)において、13は非接続、14は接続の状態を示し、図6(b)はパーインボードの両面の配線を接続するため、はんだ流し込み15をおこなう、図6(a)に示す接続14の状態としたものである。また、パーイン基板の製造工程において、一枚マスクを追加してマトリクス状配線パターンにおける各々の接続用の穴の一部に対して基板の裏と裏を導通させるためのスルーホールメッキを行い、残りはメッキを行わないことにより配線を行うこともできる。

【0025】本実施例2のマトリクス状配線パターンにおいては、一方の配線パターンを基板の片面に、他方の配線パターンを基板の他方の面に設けたので、半導体装置側の配線と、パーインボードの入出力電極側の配線との接続の仕方の自由度を、上記実施例1に比し非常に大きくすることができる効果がある。

【0026】実施例3、図13はこの発明の第3の実施例によるパーインボードを示し、図13において、22は番号線の配線パターン17と電数ある各ICソケット2との間に設けられ、半導体装置の端子と番号線の配線パターンとを接続するための第2のマトリクス状配線領域であり、パーインボード上に搭載されるICソケット2と同数だけ、該ICソケット2の各々に近接して設けられている。

【0027】図14は図13に示す第2のマトリクス状配線領域22の詳細を示し、23はICの端子からの1

(6)

特開平6-174786

7

(エ) 本の配線、24は信号線17からのm本の配線を示す。本マトリクス状配線領域22の構造は、(ICの端子からの1(エ)本)×(信号線17からのm本)の配線を有するものである。上記第2のマトリクス状配線領域部分22の構造の詳細図、及びその接続方法は図2、図3、図4、図5、図6に示したものとほとんど同様である。

【0028】このような本実施例4では、バーンインボード上に搭載されるICソケット2の数と同数の半導体装置、信号線接続用の第2のマトリクス状配線領域22を設け、そこでICソケット2の各電極の端子と各信号線17との接続を行うようにしているので、ピン数、ピン配列、パッケージ等の異なる複数品種のICを1度のバーンインテストで試験することができる。

【0029】実施例4、図7はこの発明の第4の実施例によるバーンインボードを示し、図において、16は電源配線、17は電源配線以外の信号配線である。ここで、電源配線16の幅は他の信号線17の幅より太く、プリント基板上に形成する。また、該電源配線16と、ICの電源端子との接続は、図8に示すような接続用ジャンパー用ソケット18を用いて行う。即ち、ICソケット2の近傍を走るICの電源用の配線2a上に設けた穴2bと、電源配線16に設けた穴16aとに、該接続用ジャンパー用ソケット18の両足18a、18bを挿入することにより、該両配線2a、16間を接続するものである。

【0030】このように本実施例4においては、電源配線16の幅が他の信号線17の幅よりも太いため、電源配線16の電圧電圧が他の信号線17の影響を受けることがなくなり、不安定になることはない。また、上記接続用ジャンパー用ソケット18の代わりに、抵抗を付けた抵抗付ジャンパーソケット19を用いれば、電源からの過電流によるICの破壊をも防止することもできる。

【0031】実施例5、図8はこの発明の第5の実施例によるバーンインボードを示す。図において、2はICソケット、2a、2bはICソケット2の近傍を走るICの電源用配線及びその穴、18、16aは電源(Vcc、及びGND)配線及びその配線上に設けた穴、17は信号配線、18はジャンパー用ソケットの一例である。

【0032】ICソケット2に搭載されるICの端子は、図8に示すジャンパー用ソケット18によりICの端子の配線に設けた穴2bと、電源(Vcc)、またはグラウンド(GND)線に設けた穴16aとにその両足を挿入することにより、容易に該ICの端子を電源(Vcc)、またはグラウンド(GND)に接続でき、またこのジャンパー用ソケット18を用いない場合は、該ICの端子を開放(オープン)状態とすることができる。

【0033】このような本実施例6では、ICソケット2に搭載されるICの端子を、信号線17を経ることな

8

く、ICソケット2の近傍で直接、電源、グラウンド、または開放状態とすることができる。

【0034】実施例6、図12はこの発明の第6の実施例によるバーンインボード上のマトリクス状配線領域を示す図である。図12において、1はバーンインボード上に搭載されるICソケットの数である。本実施例3は、上記実施例1におけるm×n本の配線を有するマトリクス状配線領域、またはこれと同等のもの5を、図1に示すバーンインボード上に搭載されるICソケットと同数(1個)だけ1箇所に集めて設けてなる第3のマトリクス状配線領域(配線数は1×(m×n)本となる)21を設けている。

【0035】このような本実施例3では、該マトリクス状配線領域において、電圧電圧測定装置や波形測定装置を用い、個々のICの電源電流、入、出力波形を個測することにより、高圧動作試験中に発生するICの不良を検出し、不良となったICを特定することができる。

【0036】実施例7、図11はこの発明の第7の実施例によるバーンインボードを示す。図11において、1はバーンインボードを構成するプリント基板、2はICソケット、20はICソケット2とはパッケージの異なるICを搭載するためのICソケットである。

【0037】この発明によるバーンインボードをパッケージの異なるICに対して使用する場合には、ICソケット2上に搭載することのできるICソケット20を交換ソケットとして用いることにより、ピン数、パッケージの異なるICに対して本バーンインボードを利用することができる。

【0038】

【発明の効果】以上のように、この発明にかかるバーンインボードによれば、バーンインボード上にマトリクス状配線領域を設けて、半導体装置の電極からの配線と、バーンインボードの電極からの配線との間を任意に結線できるように構成したので、配線変更を容易に行うことができ、またピン数、ピン配列、パッケージの異なる複数品種のICに対しても利用することができ、汎用性の高いバーンインボードが得られる効果がある。

【0039】また、この発明によるプリント基板を使用することにより、バーンインボードの標準化を実現でき、バーンインボード製造工期の短縮、費用低減を達成できる効果がある。

【図面の簡単な説明】

【図1】この発明の第1の実施例によるバーンインボードを示す平面図。

【図2】図1に示す実施例1のバーンインボードのマトリクス状配線領域を示す平面図。

【図3】この発明の第2の実施例によるバーンインボードにおけるマトリクス状配線領域を示す平面図。

【図4】図3に示す実施例2のマトリクス状配線領域の詳細を示す表面図、裏面図及び断面図。

(6)

特開平6-174786

9

10

【図5】図2に示す実施例1のマトリクス状配線パターンでの結線方法を示す図。

【図6】図3に示す実施例2のマトリクス状配線パターンでの結線方法を示す図。

【図7】この発明の第4の実施例によるバーンインボードを示す平面図。

【図8】この発明の第5の実施例によるバーンインボードを示す平面図。

【図9】従来のバーンインボードを示す平面図。

【図10】従来のバーンインボードの作製工程フローを示す流れ図。

【図11】この発明の第7の実施例によるバーンインボードを示す図。

【図12】この発明の第6の実施例によるマトリクス状配線領域を示す平面図。

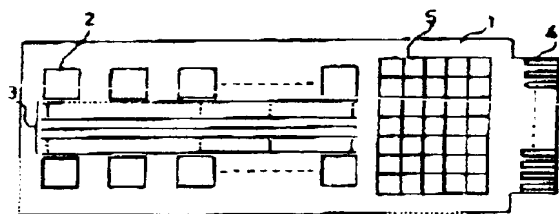
【図13】この発明の第3の実施例によるバーンインボードを示す平面図。

【図14】図13に示す実施例3のマトリクス状配線領域の詳細図。

【符号の説明】

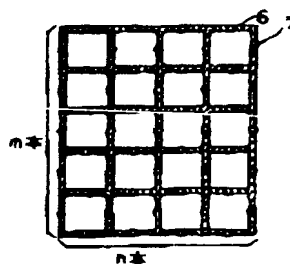
- 1 プリント基板
- 2 半導体装置固定治具 (ICソケット)
- 2a ICの電源用配線
- 2b ICの電源用配線上に設けられた穴
- 3 配線
- 4 バーンインボードの電極
- 5 マトリクス状配線領域
- 6 マトリクス状配線パターン

【図1】



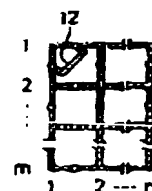
- 1 : プリント基板
- 2 : 半導体装置固定治具 (ICソケットの端子 mコ)
- 3 : 配線
- 4 : バーンインボードの電極 (nコ)
- 5 : マトリクス状配線領域 (m×n)

【図2】



- 6 : マトリクス状配線パターン
- 7 : 接続用穴

【図6】

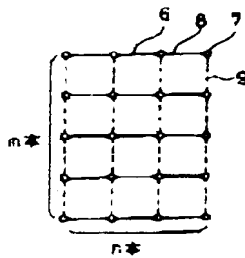


- 12 : ジャンパー配線、抵抗等

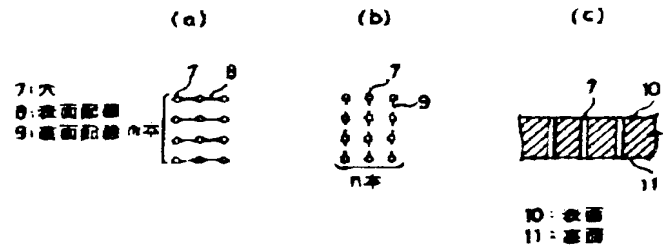
(7)

特開平6-174786

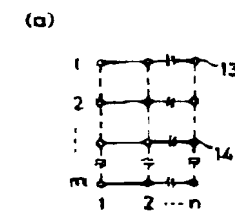
【図3】



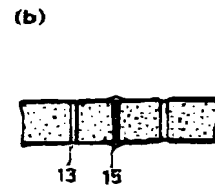
【図4】



【図6】

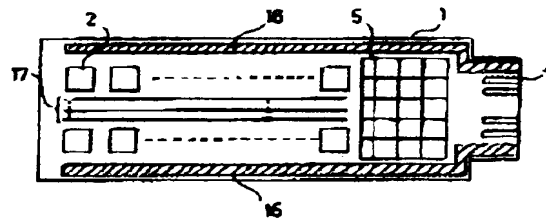


13: 評価線
14: 接線



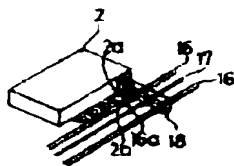
15: はんだ被し込み

【図7】



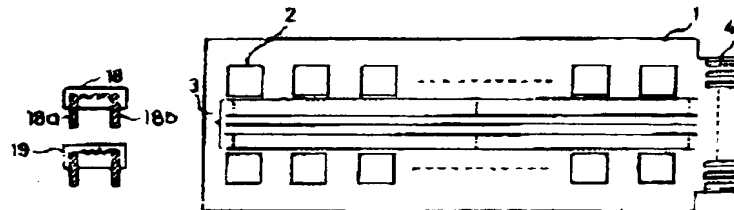
16: 導線配線
17: 導線配線以外の信号線

【図8】

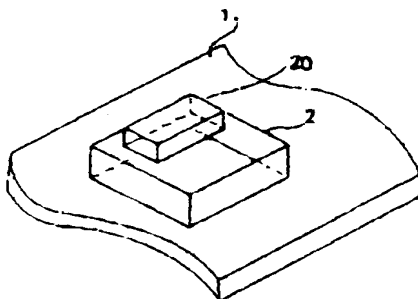


18: 導線用ジャンパセット
19: 垂直付ジャンパセット

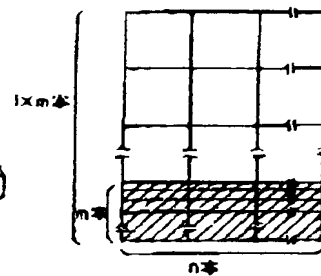
【図9】



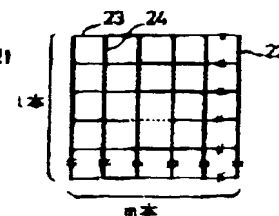
【図11】



【図12】



【図14】

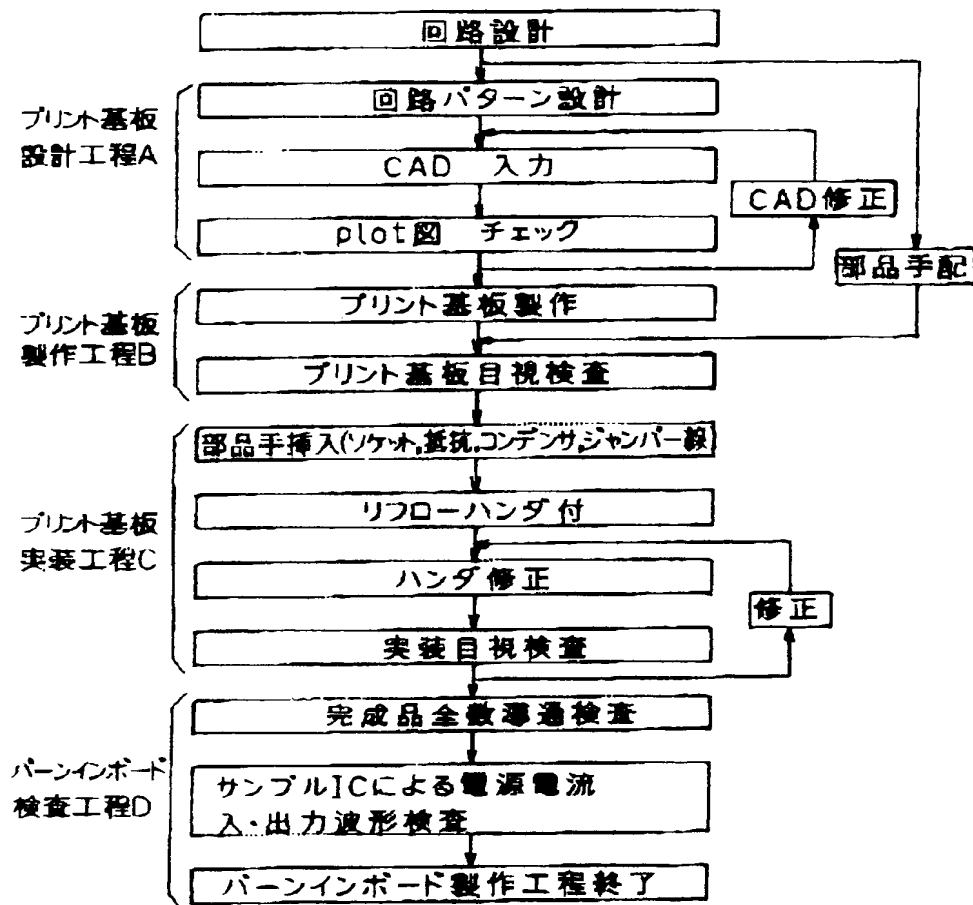


23: 各導体素子固定器具からの配線(1本)
24: 信号線17からの配線(m本)

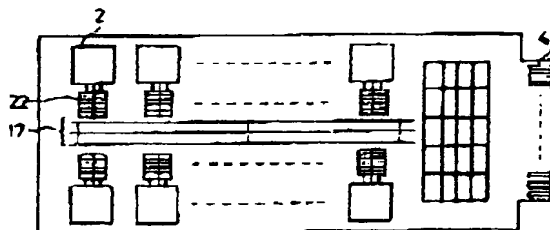
(8)

特開平6-174786

【図10】



【図13】



22: 半導体装置、番号線を用いたマトリクス状配線構造